

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-092267

(43)Date of publication of application : 28.03.2003

(51)Int.Cl.

H01L 21/26
C23C 16/42
H01L 21/205
H01L 21/265

(21)Application number : 2001-281931

(71)Applicant : DENSO CORP

(22)Date of filing : 17.09.2001

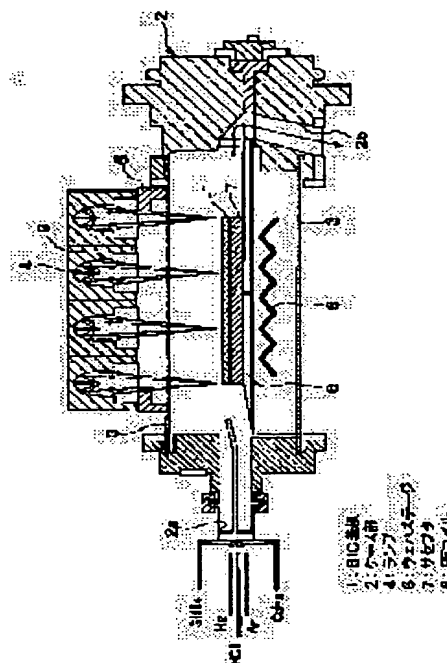
(72)Inventor : RAJESH KUMAR
NAKAMURA HIROKI

(54) APPARATUS AND METHOD FOR MANUFACTURING SILICON CARBIDE SEMICONDUCTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an apparatus and a method for manufacturing an SiC semiconductor which can deal with a large-area wafer and which can prevent SiC from being sublimated.

SOLUTION: The manufacturing apparatus is provided with a wafer stage 6 on which an SiC substrate 1 is mounted, lamps 4 which are arranged in the upper part of the wafer stage 6 and which irradiate beams of light, reflector parts 9 which condense the beams of light emitted by the lamps 4 and an RF coil 8 which is arranged in the lower part of the wafer stage 6. The manufacturing apparatus is constituted in such a way that both heat treatment by the lamps 4 and a heat treatment by the RF coil 8 can be conducted. By this constitution, the heat treatment by the RF coil 8 is conducted at a temperature at which a migration is not generated, and the heat treatment by the lamps 4 is conducted at a temperature at which the migration can be generated.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The lamp which is arranged on the wafer stage (6) in which a silicon carbide substrate (1) is carried, and said wafer stage, and irradiates light (4). The condensing means in which bring together the light which said lamp emits and which light is made to irradiate to said silicon carbide substrate (9). Silicon carbide semiconductor fabrication machines and equipment constituted so that it might have the RF coil (8) arranged down said wafer stage and the both sides of heat treatment with said lamp and heat treatment by said RF coil could carry out.

[Claim 2] Silicon carbide semiconductor fabrication machines and equipment according to claim 1 characterized by having the movable gate (10) controlled by the closed state which interrupts that it is arranged between said wafer stage and said lamp, and said condensing means, and the light from said lamp is irradiated by said silicon carbide substrate, and the open condition of making it the light from said lamp irradiated by said silicon carbide.

[Claim 3] Silicon carbide semiconductor fabrication machines and equipment according to claim 1 or 2 characterized by being constituted so that the light which it had [light] the quartz lot (11) led in the predetermined direction, making the light collected by said condensing means penetrate, and passed this quartz lot may be irradiated at said silicon carbide substrate.

[Claim 4] While being the approach of manufacturing a silicon carbide semi-conductor using silicon carbide semiconductor fabrication machines and equipment according to claim 1 to 3 and forming the epitaxial layer on the substrate The process which prepares for said epitaxial layer what the ion implantation of an impurity accomplished as said silicon carbide substrate, and carries said silicon carbide substrate on said wafer stage, The silicon carbide semi-conductor manufacture approach characterized by activating said impurity by performing the process made to heat to predetermined temperature by heat treatment by said RF coil, and the process made to heat by heat treatment with said lamp beyond said predetermined temperature.

[Claim 5] While being the approach of manufacturing a silicon carbide semi-conductor using silicon carbide semiconductor fabrication machines and equipment according to claim 1 to 3 and forming the epitaxial layer on the substrate The process which prepares for said epitaxial layer what the ion implantation of an impurity accomplished as said silicon carbide substrate, and carries said silicon carbide substrate on said wafer stage, The silicon carbide semi-conductor manufacture approach characterized by activating said impurity by performing the process made to heat to predetermined temperature by heat treatment by said RF coil, and the process made to heat by heat treatment by said lamp and said RF coil beyond said predetermined temperature.

[Claim 6] The silicon-carbide semi-conductor manufacture approach which is an approach of manufacturing a silicon-carbide semi-conductor using silicon-carbide semiconductor fabrication machines and equipment according to claim 1 to 3, and is characterized by to have the process which prepares for said epitaxial layer what the ion implantation of an impurity accomplished as said silicon-carbide substrate while the epitaxial layer is formed on the substrate, and carries said silicon-carbide substrate on said wafer stage, and the process which heat treatment by said lamp and RF coil is performed [process], and activates said impurity.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the SiC semi-conductor manufacture approach of having used the manufacturing installation of a silicon carbide (henceforth SiC) semi-conductor, and it.

[0002]

[Description of the Prior Art] The impurity stratification in SiC is performed by an ion implantation and heat-of-activation processing of the poured-in ion. At SiC, an impurity and since it is hard to activate especially p mold impurity by heat treatment, it is going to raise the rate of activation by raising the heat treatment temperature for activation.

[0003]

[Problem(s) to be Solved by the Invention] For example, when the front face of the impurity layer formed in the EPI film was observed by AFM after performing heat-of-activation processing at 1600 degrees C using a wafer with an off angle, in order to make easy formation of an epitaxial film (henceforth the EPI film), it was checked that the surface step-like dry area (step bunching) has occurred. When the magnitude of this surface dry area was investigated, it was amount Ra=of surface dry areas9.5nm.

[0004] It is thought that such a surface dry area originates in the migration produced at the time of heat-of-activation processing, and is generated. Namely, since a step fine on a front face exists in the case of the wafer which has an off angle. In case it is heat-of-activation processing (heat-of-activation processing of p mold impurity in which elevated-temperature heat treatment is needed especially), while Si omission occurs in the edge part of the most unstable step in energy While the atom which caused a lifting and migration for migration by this Si omission forms a stable (0001) field, in order to recrystallize, a surface dry area occurs.

[0005] Moreover, it was also checked that a carbonization layer is formed in the surface part of an epilayer. Si omission from the EPI film front face which produces this since heat-of-activation processing is an elevated temperature — a cause — becoming — carbon — since it becomes rich, it is thought that it is formed.

[0006] In order to control formation of the carbonization film by such migration or Si omission, how to reduce ** heat treatment temperature, and the method of not giving the time amount which causes migration by short-time-izing ** heat treatment time amount can be considered.

[0007] However, in order to make the rate of electrical-activity-izing high, it is desirable to perform heat treatment in an elevated temperature, for example, the rate of electrical-activity-izing becomes about about 3 times from under the temperature of 1600 degrees C under the temperature which is 1800 degrees C. Moreover, the leakage current in a PN junction also has little direction which performed heat treatment in an elevated temperature, and pressure-proofing by the PN junction also becomes high. And since such temperature is higher than migration generating temperature (migration generating temperature: 1420 degrees C), the approach of reducing ** heat treatment temperature cannot be chosen.

[0008] Therefore, the method of not giving the time amount which causes migration from a viewpoint that it is compatible in improvement in the rate of electrical-activity-izing and control of a surface dry area, by short-time-izing ** heat treatment time amount is chosen.

[0009] And various examination about such an approach was performed. First, when the conventional heat treatment program is analyzed, the programming rate at the time of heat treatment is as slow as 20 degrees C / min, and the time amount which becomes beyond the temperature (1420 degrees C) from which migration arises is sufficiently long. Therefore, this is considered that it became a cause and the big surface dry area as mentioned above has occurred. For this reason, although the programming rate was gathered until it was set to 150 degrees C / min, and heat-of-activation processing was carried out, the same result as the above was brought also in this case.

[0010] Then, heat-of-activation processing was carried out using the lamp annealer (a programming rate is 350 degrees C / min extent) with which a programming rate is raised further. That is, the time amount by which heat treatment beyond the temperature from which migration arises is carried out was shortened by using a lamp annealer. Consequently, it has decreased until the amount Ra of surface dry areas was set to Ra=3.4nm.

[0011] According to elevated-temperature heat treatment in such a short time, a device property may be raised compared with heat treatment at the conventional elevated-temperature furnace. That is, since the ramp rate (programming rate) of a high speed and an elevated-temperature process is dramatically as large as 20 to 100 times compared with the programming rate (5-6 degrees C / min) of a heat treating furnace, there are the following

advantageous points.

[0012] For example, in formation of impurity layers, such as a source field and a drain field, while being able to aim at high activation and reduction of a residual defect, it becomes possible to realize shallow junction. Moreover, heat-of-activation processing is attained without remarkable redistribution of a dopant. Furthermore, it becomes possible to be able to control a heat treatment ambient atmosphere easily, for example, to reduce the surface contamination at the time of heat treatment.

[0013] However, even if excelled as a process, in the actual condition, the lamp annealer which can realize high temperature which is needed by heat-of-activation processing does not exist to a large area wafer. That is, although spot heating with a halogen lamp or a xenon lamp can perform heat treatment to 2000 degrees C, since most parts by which a lamp exposure is not carried out are not heated, they can process only a small area wafer and cannot respond to a large area wafer. Moreover, although it is possible to heat-treat by heating both sides of a wafer with a lamp in the case of a small area wafer, when both sides are heated with a lamp, there is a problem that SiC will sublimate from a wafer front face. Furthermore, in order to only heat a wafer directly, the temperature of a reaction chamber or an ambient atmosphere does not go up by the lamp annealer, and a big temperature gradient is also generated in it.

[0014] In view of the point describing above, this invention can respond also to a large area wafer, and let it be the offering-SiC semi-conductor manufacture approach using SiC semiconductor-fabrication-machines-and-equipment and it which can prevent sublimation of SiC object.

[0015]

[Means for Solving the Problem] In order to attain the above-mentioned object, in invention according to claim 1 The lamp which is arranged on the wafer stage (6) in which a silicon carbide substrate (1) is carried, and a wafer stage, and irradiates light (4), The light which a lamp emits is collected, and it has the condensing means (9) which light is made to irradiate to a silicon carbide substrate, and the RF coil (8) arranged down the wafer stage, and is characterized by being constituted so that the both sides of heat treatment with a lamp and heat treatment by the RF coil can carry out.

[0016] According to such a configuration, as shown in claim 4 thru/or 6, heat treatment by the RF coil and heat treatment using a lamp can be made to serve a double purpose, and activation can be performed. And the predetermined temperature which migration does not generate can perform heating which used the RF coil, and can perform heating which used the lamp above the predetermined temperature which migration may generate. For this reason, even if heating comes to be locally performed after the whole inside of a chamber serving as an elevated temperature with heating with an RF coil and shifting to heating with a lamp, the other field can also be heated and heat treatment corresponding to a large area wafer can be performed. Moreover, since the whole inside of a chamber can be made into an elevated temperature, the temperature gradient in the field of a silicon carbide substrate can be suppressed small.

[0017] In invention according to claim 2, it is arranged between a wafer stage, a lamp, and a condensing means, and is characterized by having with the movable gate (10) controlled by the closed state which interrupts that the light from a lamp is irradiated by the silicon carbide substrate, and the open condition of making it the light from a lamp irradiated by silicon carbide.

[0018] An impurity can be activated one after another, without making a lamp switch off by using such a configuration, then the movable gate, and an impurity layer can be formed. For this reason, even if it is a case before the exposure with a lamp is stabilized, so that time amount may be taken, the heat history of an about [each part] can be equalized and the electrical characteristics of a SiC substrate can be stabilized.

[0019] In invention according to claim 3, it has the quartz lot (11) which penetrates the light collected by the condensing means, and is characterized by being constituted so that the light which passed this quartz lot may be irradiated at a silicon carbide substrate. this ** — a configuration [like], then since an optical exposure can be performed more to a large area, it becomes possible to perform activation in the large range.

[0020] As claim 4 thru/or 6 are shown in claim 4 about invention of an approach which manufactures a silicon carbide semi-conductor using silicon carbide semiconductor fabrication machines and equipment according to claim 1 to 3, as for heat treatment by the RF coil, and more than it, predetermined temperature is good also as heat treatment with a lamp, and as shown in claim 5, predetermined temperature is good [heat treatment by the RF coil, and more than it] also as heat treatment by the lamp and the RF coil. Furthermore, as shown in claim 6, more than both it is good also as heat treatment by the lamp and the RF coil to predetermined temperature.

[0021] In addition, the sign in the parenthesis of each above-mentioned means shows response relation with the concrete means of a publication to the operation gestalt mentioned later.

[0022]

[Embodiment of the Invention] (The 1st operation gestalt) The mimetic diagram of the thermal treatment equipment as SiC semiconductor fabrication machines and equipment used for 1 operation gestalt of this invention at drawing 1 is shown. Hereafter, the configuration of a thermal treatment equipment is explained based on drawing 1.

[0023] The thermal treatment equipment shown in drawing 1 is arranged so that space up down one may be in agreement with the direction of top and bottom. This thermal treatment equipment has the case section 2 and the quartz tube 3 which constitute the chamber in which the SiC substrate 1 is held, and the housing section 5 by which a lamp 4 is arranged, and is constituted.

[0024] While having the wafer stage 6 made from a quartz, the case section 2 is equipped with the susceptor 7 made from graphite carried on the wafer stage 6, and it has at it the composition that these were installed in the

quartz tube 3. The wafer stage 6 is constituted possible [a scan in the direction of X-Y] on the level surface, and the susceptor 7 is constituted pivotable on the level surface. And it is the SiC substrate's 1 being carried on the wafer stage 6 through a susceptor 7, and scanned freely on the level surface on the wafer stage 6.

[0025] Moreover, the case section 2 is equipped with gas inlet 2a and gas exhaust 2b. It has the supply source of SiH₄ gas, H₂ gas, HCl gas, Ar gas, and each C₃H₈ gas, each gas is introduced in a chamber through gas inlet 2a, and the controlled atmosphere in a chamber can be performed now in gas inlet 2a by discharging each gas suitably through gas exhaust 2b.

[0026] The interior of the case section 2 is equipped with RF coil 8 which constitutes a heating means. This RF coil 8 is arranged at the lower part of the wafer stage 6, and can heat now the SiC substrate 1 carried in the wafer stage 6 from the opposite hand of the wafer stage 6. The configuration when seeing this RF coil 8 from a top face is a curled form as shown in drawing 2, and has the composition that the SiC substrate 1 can be heated on the whole.

[0027] On the other hand, two or more lamps 4 are arranged at the housing section 5. Although omitted and indicated in drawing 1, the lamp 4 of these plurality is regularly arranged in the shape of an array, as shown in drawing 3, if it sees from a lower part. The halogen lamp, the xenon lamp, and the infrared lamp are used for two or more lamps 4. And two or more lamps 4 are being fixed to the housing section 5 through the reflector section 9 as a condensing means. In such a configuration, as the drawing Nakaya mark shows, the light of a lamp 4 is reflected by the internal surface (reflector) of the reflector section 9, and the reflected lights are collected in a predetermined location, i.e., the location of the SiC substrate 1 with which it was carried on the wafer stage 6.

[0028] Then, the heat-of-activation art using the thermal treatment equipment which accomplishes the above-mentioned configuration is explained using drawing 1.

[0029] First, the SiC substrate 1 is prepared. After forming n-mold EPI film to n⁺ mold substrate as a SiC substrate 1, specifically, what carried out the ion implantation of an impurity, for example, the p mold impurity, to n-mold EPI film is prepared. And this SiC substrate 1 is carried in the wafer stage 6. At this time, the rear front face in which n-mold EPI film was formed among the SiC substrates 1 is turned to the wafer stage 6 side. That is, it arranges so that the rear field in which n-mold EPI film is not formed among the SiC substrates 1, i.e., the rear face which is n⁺ mold substrate side, may be exposed.

[0030] Then, the location in which the light from a lamp 4 gathers by scanning the wafer stage 6, and the part made to heat among the SiC substrates 1 are made in agreement. That is, in the rear face of the SiC substrate 1, alignment is carried out so that the light from a lamp 4 may be irradiated by the location where the impurity was poured in among n-mold epilayers, and the corresponding part.

[0031] Then, after introducing SiH₄ gas, H₂ gas, or HCl gas in a chamber through gas inlet 2a, an ambient atmosphere pressure is adjusted, Ar gas is introduced if needed, and heating by RF coil 8 is performed. And after raising temperature to 1000-1400 degrees C with heating by RF coil 8, a stop and a lamp 4 are made to turn on heating by RF coil 8. Thereby, it is reflected by the internal surface of a reflector, and the light emitted from the lamp 4 is bundled in the upper part of the wafer stage 6, and is irradiated toward the rear face of the SiC substrate 1. For this reason, the temperature by the side of the rear face of the SiC substrate 1 rises with a high programming rate, and turns into high temperature of 1000-1400 degrees C or more.

[0032] In lamp heating, at this time, the part by which light is irradiated will rise [temperature] most, but since heat conduction of SiC is good, heat is easily transmitted from a rear-face side also to a front-face side. For this reason, even if it does not irradiate direct light at the front-face side of the SiC substrate 1 with which the impurity was poured in, that front-face side also serves as an elevated temperature.

[0033] Thus, heat-treatment with a high programming rate accomplishes, the impurity poured into n-mold EPI film is activated, and an impurity layer is formed. At this time, RF coil 8 performs heat treatment to 1000-1400 degrees C used as extent which migration does not generate like this operation gestalt, and the lamp 4 is performing heat treatment at the temperature exceeding it. That is, in the temperature requirement which migration does not generate, it heats with RF coil 8 and is made to perform heating with an early programming rate with a lamp 4 in the temperature requirement which migration may generate. For this reason, it becomes possible to perform heating with a high programming rate with a lamp 4, where the inside of a chamber is made to become an elevated temperature to some extent with RF coil 8.

[0034] And since the light from a lamp 4 is collected and he is trying to irradiate the SiC substrate 1 as mentioned above, a part to form an impurity layer in can be made to elevated-temperature-ize locally.

[0035] Next, the wafer stage 6 is scanned with the lamp 4 irradiated, and a part to make it heating next among the SiC substrates 1 and the location in which the light from a lamp 4 gathers are made in agreement. By this, the SiC substrate 1 is heated, an impurity is activated, and an impurity layer is formed. And the alignment process by the scan of the wafer stage 6 and the exposure process of the light to the SiC substrate 1 are repeated, an impurity is activated in order, and an impurity layer is formed.

[0036] Thus, with this operation gestalt, while making heat treatment by RF coil 8, and heat treatment using a lamp 4 serve a double purpose and performing activation, it is made to carry out to n⁺ mold substrate side rather than performs a lamp exposure in the impurity layer formed in n-mold epilayer directly. Moreover, the ambient atmosphere under heat treatment is made into the ambient atmosphere containing SiH₄ gas, H₂ gas, or HCl gas. For this reason, the following effectiveness can be acquired.

[0037] First, in the temperature requirement which migration does not generate, it is heating with RF coil 8. For this reason, even if heating comes to be locally performed after the whole inside of a chamber serves as an elevated

temperature and shifts to heating with a lamp 4, the other field can also be heated and heat treatment corresponding to a large area wafer can be performed. Moreover, since the whole inside of a chamber can be made into an elevated temperature, the temperature gradient in the field of the SiC substrate 1 can be suppressed small. [0038] Moreover, since heating with a lamp 4 can be made only into one field of the SiC substrate 1, it can control that SiC sublimates from the front face of the SiC substrate 1. Furthermore, with this operation gestalt, the lamp exposure is carried out at n⁺ mold substrate side. The growth temperature of this n⁺ mold substrate is about 2300 degrees C, and is fully higher than about 1550 degrees C which is heat-of-activation processing temperature and the growth temperature of n-mold epilayer. For this reason, even if it performs a lamp exposure to n⁺ mold substrate, SiC can be prevented from sublimating not much. This becomes possible to control the surface dry area of the SiC substrate 1 more.

[0039] since [moreover,] the ambient atmosphere under heat treatment is made to contain SiH₄ gas — Si — it can consider as a rich ambient atmosphere and Si omission from the SiC substrate 1 can be prevented. Furthermore, since the ambient atmosphere under heat treatment is made to contain H₂ gas or HCl gas, the atom which carried out migration can be etched and it becomes possible to control the surface dry area of the SiC substrate 1 more.

[0040] (The 2nd operation gestalt) The mimetic diagram of the thermal treatment equipment as SiC semiconductor fabrication machines and equipment used for the 2nd operation gestalt of this invention at drawing 4 is shown. Since the basic configuration of this thermal treatment equipment is the same as that of the thing of the 1st operation gestalt shown in drawing 1, only a different part is explained.

[0041] As shown in drawing 4, heating is equipped with one lamp 4 with this operation gestalt. Moreover, the housing section 5 is equipped with the movable gate 10 which performs closing motion between a lamp 4 and the SiC substrate 1 arranged on the wafer stage 6. In case this movable gate 10 is in an open condition, even the SiC substrate 1 with which the light irradiated from the lamp 4 has been arranged on the wafer stage 6 arrives, the light irradiated from the lamp 4 on the occasion of a closed state is interrupted by the movable gate 10, and even the SiC substrate 1 arrives.

[0042] Although it is the same as that of the 1st operation gestalt fundamentally and the effectiveness also becomes being the same as that of the 1st operation gestalt, with this operation gestalt, the heat treatment approach using such a thermal treatment equipment was made to perform the still more nearly following actuation, and has acquired the following effectiveness.

[0043] First, after carrying the SiC substrate 1 on a susceptor 7 like the 1st operation gestalt, the location in which the light from a lamp 4 gathers by scanning the wafer stage 6, and the part made to heat among the SiC substrates 1 are made in agreement. And after making a lamp 4 turn on by making the movable gate 10 into a closed state, if the exposure from a lamp 4 is stabilized, the movable gate 10 will be made into an open condition. Thereby, it is reflected by the internal surface of the reflector section 9, and the light emitted from the lamp 4 is bundled in the upper part of the wafer stage 6, and is irradiated toward the rear face of the SiC substrate 1. For this reason, it goes up with a programming rate with the high temperature by the side of the rear face of the SiC substrate 1, an impurity is activated, and an impurity layer is formed.

[0044] Next, after making the movable gate 10 into a closed state, with the lamp 4 irradiated, the wafer stage 6 and a susceptor 7 are scanned and a part to make it heating next among the SiC substrates 1 and the location in which the light from a lamp 4 gathers are made in agreement. Then, the movable gate 10 is made into an open condition. By this, the SiC substrate 1 is heated, an impurity is activated, and an impurity layer is formed. And the process which makes the movable gate 10 a closed state, with the lamp 4 irradiated, the alignment process by the scan of the wafer stage 6, and the exposure process of the light to the SiC substrate 1 by making the movable gate 10 into an open condition are repeated, an impurity is activated in order, and an impurity layer is formed.

[0045] Thus, he activates an impurity one after another, without making a lamp 4 switch off by using the movable gate 10, and is trying to form an impurity layer with this operation gestalt. For this reason, even if it is a case before the exposure with a lamp 4 is stabilized, so that time amount may be taken, the heat history of an about [each part] can be equalized and the electrical characteristics of the SiC substrate 1 can be stabilized. Moreover, although light will be irradiated by even the part which does not need to be activated and the part will be heated if alignment of the wafer stage 6 is scanned and carried out, with the exposure with a lamp 4 performed, with this operation gestalt, this can be prevented and the temperature control of the SiC substrate 1 can be made easy.

[0046] In addition, although the light from a lamp 4 will be irradiated also to the movable gate 10, since only the exposure of the light in a defocusing location is made at the movable gate 10, the movable gate 10 does not need to consist of refractory materials.

[0047] (The 3rd operation gestalt) The mimetic diagram of the thermal treatment equipment as SiC semiconductor fabrication machines and equipment used for the 3rd operation gestalt of this invention at drawing 5 is shown. Since the basic configuration of this thermal treatment equipment is the same as that of the thing of the 1st operation gestalt shown in drawing 1, only a different part is explained.

[0048] As shown in drawing 5, the quartz lot 11 is arranged between the lamp 4 and the quartz tube 3. This quartz lot 11 draws light towards the SiC substrate 1 by carrying out internal reflection of the exposure light in a lamp 4, and the reflected light in the reflector section 9, as shown in drawing 6. it has this quartz lot 11 for every group of each lamp 4 and the reflector section 9 — having — **** — each quartz lot 11 — respectively — since — light is irradiated towards the SiC substrate 1.

[0049] Although it is the same as that of the 1st operation gestalt fundamentally and the effectiveness also

becomes being the same as that of the 1st operation gestalt, a configuration like this operation gestalt, then since an optical exposure can be performed more to a large area, the heat treatment approach using such a thermal treatment equipment becomes possible [performing activation in the large range].

[0050] (Other operation gestalten) With the above-mentioned operation gestalt, in the temperature which migration does not generate, heating by RF coil 8 is performed, and with the temperature which migration may generate, although it is made to perform heating with a lamp 4, it does not restrict to this.

[0051] For example, in addition to a lamp 4, at the temperature which migration does not generate, it may be made to perform heating by RF coil 8 and to perform heating by RF coil 8 in the temperature which migration may generate. In this case, when activation is completed, while making a lamp 4 switch off, a stop and heating are stopped for the energization to RF coil 8.

[0052] Moreover, it may both be made to perform heating by the lamp 4 and RF coil 8 also at the temperature which the temperature which migration does not generate, or migration may generate. In this case, when activation is completed, while making a lamp 4 switch off, a stop and heating are stopped for the energization to RF coil 8.

[0053] Although it constitutes from an above-mentioned 3rd operation gestalt so that the light from two or more quartz lots 11 may be irradiated by the SiC substrate 1 as it is, the light from two or more quartz lots 11 is brought together in one more quartz lot, and the SiC substrate 1 can irradiate after that.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is drawing showing the thermal treatment equipment in the 1st operation gestalt of this invention.

[Drawing 2] It is the front view of RF coil 8 shown in drawing 1 .

[Drawing 3] It is the front view of the housing section 5 equipped with the lamp 4 shown in drawing 1 .

[Drawing 4] It is drawing showing the thermal treatment equipment in the 2nd operation gestalt of this invention.

[Drawing 5] It is drawing showing the thermal treatment equipment in the 3rd operation gestalt of this invention.

[Description of Notations]

1 [— A lamp, 5 / — The housing section, 6 / — A wafer stage, 7 / — A susceptor, 8 / — An RF coil, 9 / — The reflector section, 10 / — The movable gate, 11 / — Quartz lot.] — A SiC substrate, 2 — The case section, 3 — A quartz tube, 4

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-92267

(P2003-92267A)

(43) 公開日 平成15年3月28日 (2003.3.28)

(51) Int.Cl. ⁷	識別記号	F I	テームト [*] (参考)
H 0 1 L 21/26		C 2 3 C 16/42	4 K 0 3 0
C 2 3 C 16/42		H 0 1 L 21/205	5 F 0 4 5
H 0 1 L 21/205		21/265	6 0 2 B
21/265	6 0 2	21/26	G

審査請求 未請求 請求項の数 6 O L (全 8 頁)

(21) 出願番号 特願2001-281931 (P2001-281931)

(22) 出願日 平成13年9月17日 (2001.9.17)

(71) 出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 ラジェシュ クマール

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

(72) 発明者 中村 広希

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

(74) 代理人 100100022

弁理士 伊藤 洋二 (外2名)

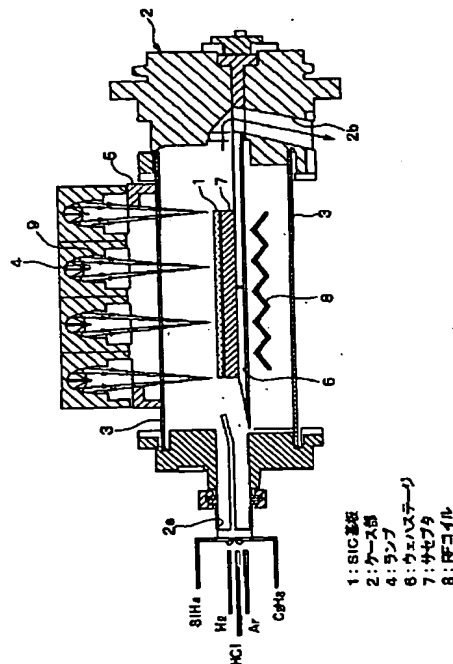
最終頁に続く

(54) 【発明の名称】 炭化珪素半導体製造装置及びそれを用いた炭化珪素半導体製造方法

(57) 【要約】

【課題】 大面積ウェハにも対応でき、SiCの昇華を防げるSiC半導体製造装置及び製造方法を提供する。

【解決手段】 SiC基板1が搭載されるウェハステージ6と、ウェハステージ6の上に配置され、光の照射を行うランプ4と、ランプ4の発する光を集め、SiC基板1に対して光を照射させるリフレクタ部9と、ウェハステージ6の下方に配置されるRFコイル8とを備え、ランプ4による熱処理とRFコイル8による熱処理の双方が行えるように構成する。このような構成により、マイグレーションが発生しない温度ではRFコイル8による熱処理、マイグレーションが発生する温度ではランプ4による熱処理を行う。



【特許請求の範囲】

【請求項1】 炭化珪素基板(1)が搭載されるウェハステージ(6)と、前記ウェハステージの上に配置され、光の照射を行うランプ(4)と、前記ランプの発する光を集め、前記炭化珪素基板に対して光を照射させる集光手段(9)と、前記ウェハステージの下方に配置されるRFコイル(8)とを備え、前記ランプによる熱処理と前記RFコイルによる熱処理の双方が行えるように構成された炭化珪素半導体製造装置。

【請求項2】 前記ウェハステージと前記ランプ及び前記集光手段との間に配置され、前記ランプからの光が前記炭化珪素基板に照射されることを遮る閉状態と、前記ランプからの光が前記炭化珪素に照射されるようにする開状態とに制御される可動ゲート(10)を備えていることを特徴とする請求項1に記載の炭化珪素半導体製造装置。

【請求項3】 前記集光手段によって集められた光を透過させながら所定方向に導く石英ロット(11)を備え、該石英ロットを通過させた光を前記炭化珪素基板に照射するように構成されていることを特徴とする請求項1又は2に記載の炭化珪素半導体製造装置。

【請求項4】 請求項1乃至3に記載の炭化珪素半導体製造装置を用いて炭化珪素半導体を製造する方法であって、基板上にエビタキシャル層が形成されていると共に、前記エビタキシャル層に不純物のイオン注入が成されたものを前記炭化珪素基板として用意し、前記ウェハステージ上に前記炭化珪素基板を搭載する工程と、前記RFコイルによる熱処理により所定温度まで加熱させる工程と、前記ランプによる熱処理により、前記所定温度以上に加熱させる工程とを行うことで、前記不純物を活性化させることを特徴とする炭化珪素半導体製造方法。

【請求項5】 請求項1乃至3に記載の炭化珪素半導体製造装置を用いて炭化珪素半導体を製造する方法であって、基板上にエビタキシャル層が形成されていると共に、前記エビタキシャル層に不純物のイオン注入が成されたものを前記炭化珪素基板として用意し、前記ウェハステージ上に前記炭化珪素基板を搭載する工程と、前記RFコイルによる熱処理により所定温度まで加熱させる工程と、前記ランプおよび前記RFコイルによる熱処理により、前記所定温度以上に加熱させる工程とを行うことで、前記不純物を活性化させることを特徴とする炭化珪素半導体製造方法。

【請求項6】 請求項1乃至3に記載の炭化珪素半導体製造装置を用いて炭化珪素半導体を製造する方法であ

て、基板上にエビタキシャル層が形成されていると共に、前記エビタキシャル層に不純物のイオン注入が成されたものを前記炭化珪素基板として用意し、前記ウェハステージ上に前記炭化珪素基板を搭載する工程と、前記ランプおよびRFコイルによる熱処理を行い、前記不純物を活性化させる工程とを有することを特徴とする炭化珪素半導体製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、炭化珪素(以下、SiCという)半導体の製造装置及びそれを用いたSiC半導体製造方法に関する。

【0002】

【従来の技術】SiCにおける不純物層形成は、イオン注入および注入されたイオンの活性化熱処理によって行われる。SiCでは、不純物、特にp型不純物が熱処理によって活性化し難いため、活性化のための熱処理温度を上げることで活性化率を向上させようとしている。

【0003】

【発明が解決しようとする課題】例えば、エビタキシャル膜(以下、エビ膜という)の形成を容易にするためにオフ角のあるウェハを用い、1600℃での活性化熱処理を行った後にエビ膜に形成した不純物層の表面をAFMで観察したところ、ステップ状の表面荒れ(ステップバンチング)が発生していることが確認された。この表面荒れの大きさを調べたところ、表面荒れ量Ra=9.5nmであった。

【0004】このような表面荒れは、活性化熱処理時に生じるマイグレーションに起因して発生すると考えられる。すなわち、オフ角を有するウェハの場合には表面に細かいステップが存在するため、活性化熱処理(特に、高温熱処理が必要とされるp型不純物の活性化熱処理)の際に最もエネルギー的に不安定なステップのエッジ部分でSi抜けが発生すると共に、このSi抜けによってマイグレーションを起こし、マイグレーションを起こした原子が安定な(0001)面を形成しながら再結晶化してしまうために、表面荒れが発生するのである。

【0005】また、エビ層の表面部分に炭化層が形成されることも確認された。これは、活性化熱処理が高温であるために生じるエビ膜表面からのSi抜けが原因となっており、カーボンリッチとなるために形成されと考えられる。

【0006】このようなマイグレーションやSi抜けによる炭化膜の形成を抑制するためには、①熱処理温度を低下させる方法、②熱処理時間を短時間化することでマイグレーションを起こす時間を与えない方法が考えられる。

【0007】しかしながら、電気的活性化率を高くするためにはより高温での熱処理を行うのが好ましく、例え

ば 1800℃ の温度下では 1600℃ の温度下よりも電気的活性化率が約 3 倍程度となる。また、より高温での熱処理を行った方が PN 接合でのリーク電流も少なく、PN 接合での耐圧も高くなる。そして、このような温度がマイグレーション発生温度よりも高いこと（マイグレーション発生温度：1420℃）から、①熱処理温度を低下させるという方法を選択できない。

【0008】従って、電気的活性化率の向上と表面荒れの抑制を両立するという観点から、②熱処理時間を短時間化することでマイグレーションを起こす時間を与えないという方法が選択される。

【0009】そして、このような方法について様々な検討を行った。まず、従来の熱処理プログラムを分析したところ、熱処理時の昇温速度が 20℃/min と遅く、マイグレーションが起こる温度（1420℃）以上となる時間が十分長くなっている。従って、これが原因となって上記のように大きな表面荒れが発生していると考えられる。このため、昇温速度を 150℃/min とするまで上げて活性化熱処理を実施したが、この場合においても上記と同様の結果となった。

【0010】そこで、さらに昇温速度が高められるランプアニール装置（例えば、昇温速度が 350℃/min 程度）を用いて、活性化熱処理を実施した。つまり、ランプアニール装置を用いることによって、マイグレーションが起こる温度以上の熱処理が実施されている時間が短縮化されるようにした。その結果、表面荒れ量 Ra が Ra = 3.4 nm となるまで低減できた。

【0011】このような短時間での高温熱処理によれば、従来の高温炉による熱処理に比べ、デバイス特性を向上させる可能性がある。すなわち、高速、高温プロセスのランプレート（昇温速度）が熱処理炉の昇温速度（5～6℃/min）と比べて 20～100 倍と非常に大きいことから、以下のような有利点がある。

【0012】例えば、ソース領域やドレイン領域等の不純物層の形成において、高活性化、残留欠陥の低減が図れると共に、浅い接合を実現することが可能となる。また、ドーパントの著しい再分配無しに活性化熱処理が可能となる。さらに、熱処理雰囲気制御を容易に行え、例えば熱処理時の表面汚染を低減することが可能となる。

【0013】しかしながら、プロセスとして優れていても、現状では、大面積ウェハに対して、活性化熱処理で必要とされるような高温度を実現できるランプアニール装置が存在しない。つまり、ハロゲンランプやキセノンランプでのスポット加熱により、2000℃までの熱処理を行うことはできるが、ランプ照射されていない部分はほとんど加熱されないため、小面積ウェハしか処理することができず、大面積ウェハには対応できない。また、小面積ウェハの場合、ウェハの両面をランプで加熱することで熱処理を行うことが可能ではあるが、両面と

もランプで加熱するとウェハ表面から SiC が昇華してしまうという問題がある。さらに、ランプアニール装置では、ウェハを直接加熱するだけであるため、反応チャンバーや雰囲気温度が上がらないし、大きな温度勾配も発生する。

【0014】本発明は上記点に鑑みて、大面積ウェハにも対応でき、SiC の昇華が防げる SiC 半導体製造装置及びそれを用いた SiC 半導体製造方法を提供することとする。

10 【0015】

【課題を解決するための手段】上記目的を達成するため、請求項 1 に記載の発明では、炭化珪素基板（1）が搭載されるウェハステージ（6）と、ウェハステージの上に配置され、光の照射を行うランプ（4）と、ランプの発する光を集め、炭化珪素基板に対して光を照射させる集光手段（9）と、ウェハステージの下方に配置される RF コイル（8）とを備え、ランプによる熱処理と RF コイルによる熱処理の双方が行えるように構成されていることを特徴とする。

20 【0016】このような構成によれば、請求項 4 乃至 6 に示すように、RF コイルによる熱処理とランプを用いた熱処理とを兼用して活性化処理を行うことができる。そして、マイグレーションが発生しない所定温度までは RF コイルを用いた加熱を行い、マイグレーションが発生し得る所定温度以上ではランプを用いた加熱を行うことができる。このため、RF コイルでの加熱によりチャンバー内全体が高温となり、ランプによる加熱に移行した後に加熱が局所的に行われるようになって、それ以外の領域も加熱することができ、大面積ウェハに対応した熱処理を行うことができる。また、チャンバー内全体を高温とすることができることから、炭化珪素基板の面内での温度勾配を小さく抑えることができる。

【0017】請求項 2 に記載の発明では、ウェハステージとランプ及び集光手段との間に配置され、ランプからの光が炭化珪素基板に照射されることを遮る閉状態と、ランプからの光が炭化珪素に照射されるようにする開状態とに制御される可動ゲート（10）と備えていることを特徴とする。

40 【0018】このような構成とすれば、可動ゲートを用いることでランプを消灯させることなく次々と不純物を活性化させ、不純物層を形成することができる。このため、ランプによる照射が安定するまでの間に時間がかかるような場合であっても、各部位での熱履歴を均等にすることができ、SiC 基板の電気的特性を安定させることができる。

【0019】請求項 3 に記載の発明では、集光手段によって集められた光を透過する石英ロット（11）を備え、該石英ロットを通過させた光を炭化珪素基板に照射するように構成されていることを特徴とする。このよ

50 うな構成とすれば、より広範囲に光照射を行えるため、

広い範囲での活性化を行うことが可能となる。

【0020】請求項4乃至6は、請求項1乃至3に記載の炭化珪素半導体製造装置を用いて炭化珪素半導体を製造する方法の発明に関し、請求項4に示すように、所定温度まではRFコイルによる熱処理、それ以上はランプによる熱処理としても良いし、請求項5に示すように、所定温度まではRFコイルによる熱処理、それ以上はランプおよびRFコイルによる熱処理としても良い。さらに、請求項6に示すように、所定温度までもそれ以上も共にランプおよびRFコイルによる熱処理としても良い。

【0021】なお、上記各手段の括弧内の符号は、後述する実施形態に記載の具体的手段との対応関係を示すものである。

【0022】

【発明の実施の形態】（第1実施形態）図1に、本発明の一実施形態に用いるSiC半導体製造装置としての熱処理装置の模式図を示す。以下、図1に基づいて熱処理装置の構成の説明を行う。

【0023】図1に示す熱処理装置は、紙面上下方向が天地方向と一致するように配置される。この熱処理装置は、SiC基板1が収容されるチャンバーを構成するケース部2および石英チューブ3と、ランプ4が配置されるハウジング部5とを有して構成されている。

【0024】ケース部2には、石英製のウェハステージ6が備えられていると共に、ウェハステージ6の上に搭載されるグラファイト製のサセプタ7が備えられており、これらが石英チューブ3内に延設された構成となっている。ウェハステージ6は、水平面上においてX-Y方向に走査可能に構成され、サセプタ7は水平面上において回転可能に構成されている。そして、SiC基板1がサセプタ7を介してウェハステージ6上に搭載され、ウェハステージ6にて水平面上で自由に走査されようになっている。

【0025】また、ケース部2には、ガス導入口2aとガス排出口2bが備えられている。ガス導入口2aには、SiH₄ガス、H₂ガス、HClガス、ArガスおよびC₂H₂ガスそれぞれの供給源が備えられ、ガス導入口2aを通じてチャンバー内に各ガスの導入を行い、ガス排出口2bを通じて適宜各ガスの排出を行うことで、チャンバー内の雰囲気調整が行えるようになっている。

【0026】ケース部2の内部には、加熱手段を構成するRFコイル8が備えられている。このRFコイル8はウェハステージ6の下部に配置され、ウェハステージ6に搭載されたSiC基板1をウェハステージ6の反対側から加熱できるようになっている。このRFコイル8を上面から見た時の形状は、例えば図2に示すような渦巻き状になっており、SiC基板1を全体的に加熱できる構成となっている。

【0027】一方、ハウジング部5には、複数のランプ

4が配置されている。これら複数のランプ4は、図1中では省略して記載してあるが、下方から見ると、図3に示すようにアレイ状に規則的に配置されている。複数のランプ4には、例えばハロゲンランプ、キセノンランプ、赤外線ランプが用いられている。そして、複数のランプ4が集光手段としてのリフレクタ部9を介してハウジング部5に固定されている。このような構成においては、図中矢印で示すように、リフレクタ部9の内壁面（反射面）によってランプ4の光が反射され、反射光が所定位置、つまりウェハステージ6の上に搭載されたSiC基板1の位置で集められるようになっている。

【0028】続いて、上記構成を成す熱処理装置を用いた活性化熱処理方法について、図1を利用して説明する。

【0029】まず、SiC基板1を用意する。具体的には、SiC基板1として、n⁺型基板に対してn⁺型エピ膜を成膜したのち、n⁺型エピ膜に不純物、例えばp型不純物をイオン注入したものをを用意する。そして、このSiC基板1をウェハステージ6に搭載する。このとき、SiC基板1のうちn⁺型エピ膜が形成された側の表面がウェハステージ6側に向けられるようにする。すなわち、SiC基板1のうちn⁺型エピ膜が形成されていない側の面、つまりn⁺型基板側である裏面が露出するように配置する。

【0030】続いて、ウェハステージ6を走査することでランプ4からの光が集まる位置とSiC基板1のうち加熱させる部位とを一致させる。すなわち、SiC基板1の裏面において、n⁺型エピ膜のうち不純物が注入された場所と対応する部位にランプ4からの光が照射されるように位置合わせする。

【0031】その後、ガス導入口2aを通じてチャンバー内にSiH₄ガスとH₂ガスまたはHClガスを導入したのち雰囲気圧力を調整し、必要に応じてArガスを導入して、RFコイル8による加熱を行う。そして、RFコイル8による加熱によって1000～1400℃まで温度を上昇させたのち、RFコイル8による加熱を止め、ランプ4を点灯させる。これにより、ランプ4から発せられた光がリフレクタの内壁面で反射され、ウェハステージ6の上部に束ねられて、SiC基板1の裏面に向かって照射される。このため、SiC基板1の裏面側の温度が高い昇温速度で上昇し、1000～1400℃以上の高い温度となる。

【0032】このとき、ランプ加熱の場合には光が照射される部分が最も温度が上昇することになるが、SiCの熱伝導が良いことから、裏面側から表面側にも容易に熱が伝わる。このため、不純物が注入されたSiC基板1の表面側に直接光を照射しなくても、その表面側も高温となる。

【0033】このようにして、高い昇温速度での加熱処理が成され、n⁺型エピ膜に注入された不純物が活性化

されて、不純物層が形成される。このとき、本実施形態のようにマイグレーションが発生しない程度となる1000~1400℃までの熱処理をRFコイル8によって行い、それを超える温度での熱処理をランプ4によって行っている。すなわち、マイグレーションが発生しない温度範囲ではRFコイル8によって加熱し、マイグレーションが発生しうる温度範囲ではランプ4による早い昇温速度での加熱を行うようにしている。このため、RFコイル8によってチャンバー内をある程度高温となるようにした状態で、ランプ4による高い昇温速度での加熱を行うことが可能となる。

【0034】そして、上述したように、ランプ4からの光を集めてSiC基板1に照射するようにしているため、不純物層を形成したい部位を局所的に高温化させることができる。

【0035】次に、ランプ4を照射したままウェハステージ6を走査し、SiC基板1のうち次に加熱させたい部位とランプ4からの光が集まる位置とを一致させる。これにより、SiC基板1が加熱され、不純物が活性化されて不純物層が形成される。そして、ウェハステージ6の走査による位置合わせ工程とSiC基板1への光の照射工程とを繰り返し、順に不純物を活性化させて不純物層を形成する。

【0036】このように、本実施形態では、RFコイル8による熱処理とランプ4を用いた熱処理とを兼用して活性化処理を行うと共に、ランプ照射をn⁺型エピ層に形成する不純物層に直接行うのではなくn⁺型基板側に行うようにしている。また、熱処理中の雰囲気はSiH₄ガスとH₂ガス又はHClガスを含む雰囲気としている。このため、以下の効果を得ることができる。

【0037】まず、マイグレーションが発生しない温度範囲ではRFコイル8によって加熱を行っている。このため、チャンバー内全体が高温となり、ランプ4による加熱に移行した後に加熱が局所的に行われるようになっても、それ以外の領域も加熱することができ、大面積ウェハに対応した熱処理を行うことができる。また、チャンバー内全体を高温とすることができることから、SiC基板1の面内での温度勾配を小さく抑えることができる。

【0038】また、ランプ4による加熱をSiC基板1の一方の面のみとすることができるため、SiC基板1の表面からSiCが昇華してしまうことを抑制することができる。さらに、本実施形態では、n⁺型基板側にランプ照射している。このn⁺型基板の成長温度は2300℃程度であり、活性化熱処理温度やn⁺型エピ層の成長温度である1550℃程度よりも十分に高い。このため、n⁺型基板にランプ照射を行ってもあまりSiCが昇華しないようにできる。これにより、よりSiC基板1の表面荒れを抑制することが可能となる。

【0039】また、熱処理中の雰囲気にSiH₄ガスを

含有させているため、Siリッチな雰囲気とすることができ、SiC基板1からのSi抜けを防止することができる。さらに、熱処理中の雰囲気にH₂ガスまたはHClガスを含有させているため、マイグレーションした原子をエッチングすることができ、よりSiC基板1の表面荒れを抑制することが可能となる。

【0040】(第2実施形態)図4に、本発明の第2実施形態に用いるSiC半導体製造装置としての熱処理装置の模式図を示す。この熱処理装置の基本構成は図1に示す第1実施形態のものと同様であるため、異なる部分についてのみ説明する。

【0041】図4に示すように、本実施形態では、加熱用にランプ4が1つ備えられている。また、ハウジング部5には、ランプ4とウェハステージ6の上に配置されたSiC基板1との間の開閉を行う可動ゲート10が備えられている。この可動ゲート10が開状態の際にはランプ4から照射された光がウェハステージ6の上に配置されたSiC基板1まで届き、閉状態の際にはランプ4から照射された光が可動ゲート10によって遮られてSiC基板1まで届かないようになっている。

【0042】このような熱処理装置を用いての熱処理方法は、基本的には第1実施形態と同様であり、その効果も第1実施形態と同様になるが、本実施形態ではさらに以下のような作動を行うようにし、以下の効果を得ている。

【0043】まず、SiC基板1を第1実施形態と同様にサセプタ7上に搭載したのち、ウェハステージ6を走査することでランプ4からの光が集まる位置とSiC基板1のうち加熱させる部位とを一致させる。そして、可動ゲート10を開状態としてランプ4を点灯させたのち、ランプ4からの照射が安定したら可動ゲート10を開状態とする。これにより、ランプ4から発せられた光がリフレクタ部9の内壁面で反射され、ウェハステージ6の上部に束ねられて、SiC基板1の裏面に向かって照射される。このため、SiC基板1の裏面側の温度が高い昇温速度で上昇し、不純物が活性化されて不純物層が形成される。

【0044】次に、ランプ4を照射したまま可動ゲート10を開状態としたのち、ウェハステージ6やサセプタ7を走査して、SiC基板1のうち次に加熱させたい部位とランプ4からの光が集まる位置とを一致させる。その後、可動ゲート10を開状態とする。これにより、SiC基板1が加熱され、不純物が活性化されて不純物層が形成される。そして、ランプ4を照射したまま可動ゲート10を開状態とする工程と、ウェハステージ6の走査による位置合わせ工程と、可動ゲート10を開状態とすることによるSiC基板1への光の照射工程とを繰り返し、順に不純物を活性化させて不純物層を形成する。

【0045】このように、本実施形態では、可動ゲート10を用いることでランプ4を消灯させることなく次々

と不純物を活性化させ、不純物層を形成するようにしている。このため、ランプ4による照射が安定するまでの間に時間がかかるような場合であっても、各部位での熱履歴を均等にすることができ、SiC基板1の電気的特性を安定させることができる。また、ランプ4による照射を行ったままウェハステージ6を走査して位置合わせすると、活性化する必要がない箇所にまで光が照射され、その箇所を加熱してしまうが、本実施形態ではこれを防止することができ、SiC基板1の温度コントロールを容易にすることができる。

【0046】なお、可動ゲート10に対してもランプ4からの光が照射されることになるが、可動ゲート10にはデフォーカス位置での光の照射しかなされないため、可動ゲート10を高融点材料で構成しなくてもよい。

【0047】（第3実施形態）図5に、本発明の第3実施形態に用いるSiC半導体製造装置としての熱処理装置の模式図を示す。この熱処理装置の基本構成は図1に示す第1実施形態のものと同様であるため、異なる部分についてのみ説明する。

【0048】図5に示すように、ランプ4と石英チューブ3との間には石英ロット11が配置されている。この石英ロット11は、図6に示すように、ランプ4での照射光およびリフレクタ部9での反射光を内面反射させることでSiC基板1に向けて光を導くようになっている。この石英ロット11は各ランプ4とリフレクタ部9の組毎に備えられており、各石英ロット11それぞれからSiC基板1に向けて光が照射されるようになっている。

【0049】このような熱処理装置を用いての熱処理方法は、基本的には第1実施形態と同様であり、その効果も第1実施形態と同様になるが、本実施形態のような構成とすれば、より広範囲に光照射を行えるため、広い範囲での活性化を行うことが可能となる。

【0050】（他の実施形態）上記実施形態では、マイグレーションが発生しない温度ではRFコイル8による*

*加熱を行い、マイグレーションが発生しうる温度ではランプ4による加熱を行うようにしているがこれに限るものではない。

【0051】例えば、マイグレーションが発生しない温度ではRFコイル8による加熱を行い、マイグレーションが発生しうる温度ではランプ4に加えてRFコイル8による加熱を行うようにしても良い。この場合、活性化が完了したらランプ4を消灯させると共にRFコイル8への通電を止め、加熱を止めるようにする。

10 【0052】また、マイグレーションが発生しない温度でもマイグレーションが発生しうる温度でも、共に、ランプ4およびRFコイル8による加熱を行うようにしても良い。この場合、活性化が完了したらランプ4を消灯させると共にRFコイル8への通電を止め、加熱を止めるようにする。

【0053】上記第3実施形態では、複数の石英ロット11からの光がそのままSiC基板1に照射されるように構成しているが、複数の石英ロット11からの光をさらに1つの石英ロットに集め、その後、SiC基板1に照射されるようにすることもできる。

【図面の簡単な説明】

【図1】本発明の第1実施形態における熱処理装置を示す図である。

【図2】図1に示すRFコイル8の正面図である。

【図3】図1に示すランプ4を備えるハウジング部5の正面図である。

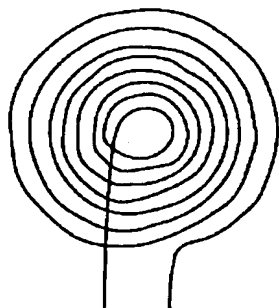
【図4】本発明の第2実施形態における熱処理装置を示す図である。

【図5】本発明の第3実施形態における熱処理装置を示す図である。

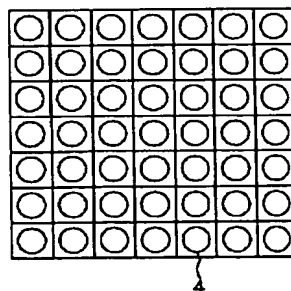
【符号の説明】

1…SiC基板、2…ケース部、3…石英チューブ、4…ランプ、5…ハウジング部、6…ウェハステージ、7…サセプタ、8…RFコイル、9…リフレクタ部、10…可動ゲート、11…石英ロット。

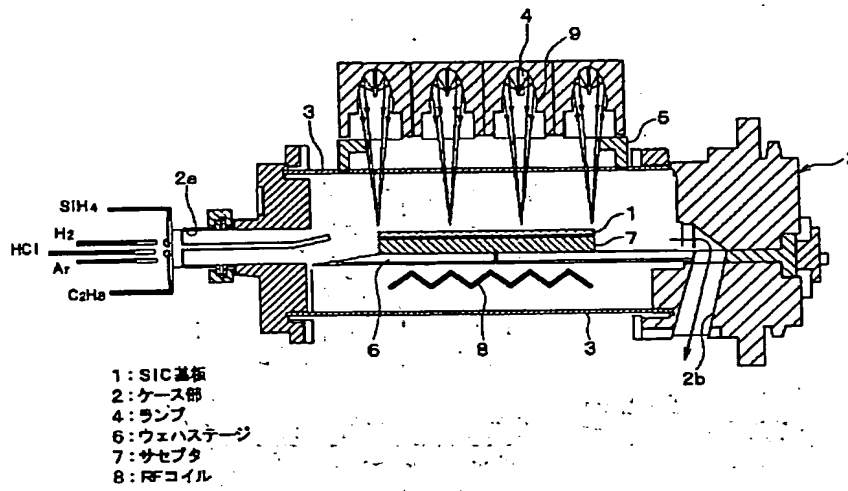
【図2】



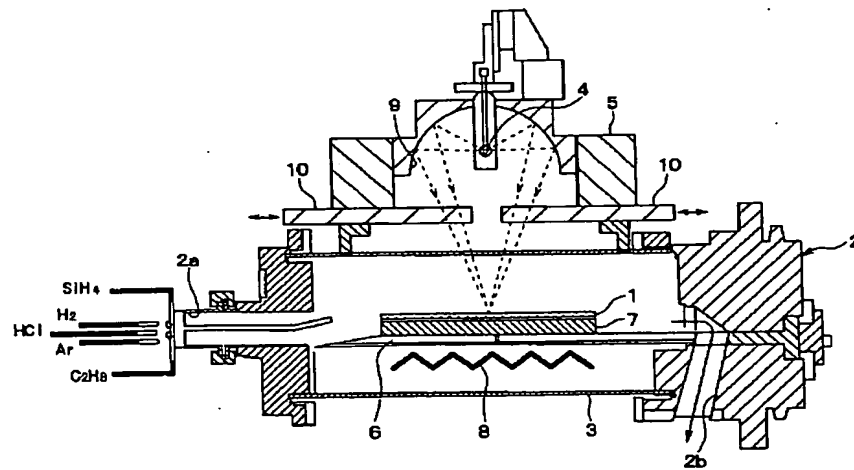
【図3】



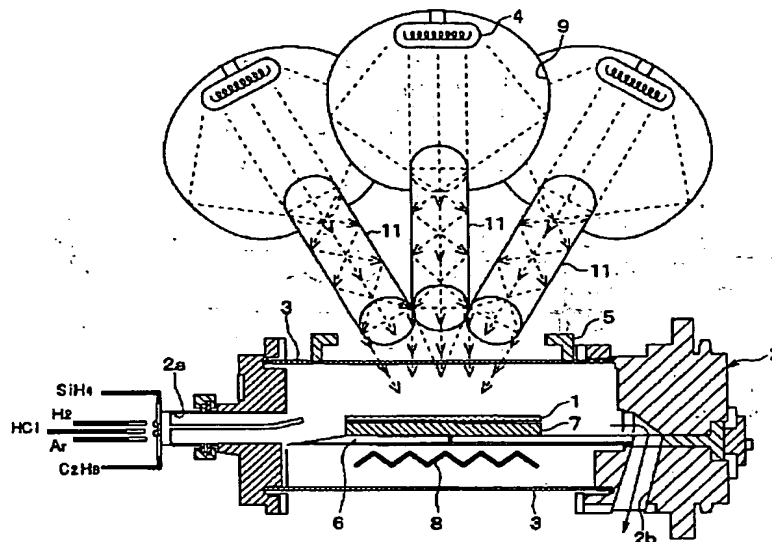
【図1】



【図4】



【図5】



フロントページの続き

F ターム(参考) 4K030 AA06 AA09 AA16 AA17 AA24
 BA37 CA05 FA04 FA10 JA10
 KA24 LA12 LA15
 5F045 AA03 AB06 AC01 AC13 AC16
 AD14 AD15 AD16 AD17 AD18
 AF02 BB02 BB12 DP04 EB02
 EC03 EK02 EK12 EK30 EN10

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record.**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.